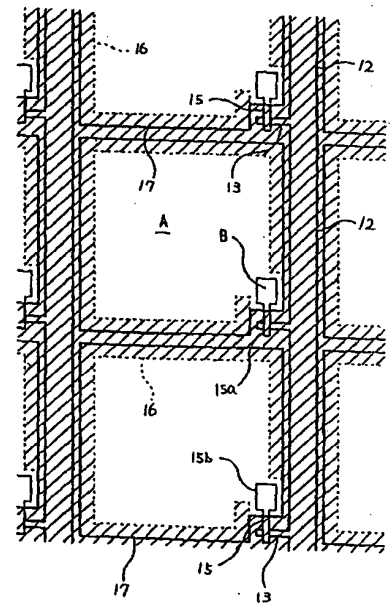




(51) 国際特許分類 G02F 1/1333	A1	(11) 国際公開番号 WO98/09191 (43) 国際公開日 1998年3月5日(05.03.98)
(21) 国際出願番号 PCT/JP97/03018 (22) 国際出願日 1997年8月28日(28.08.97) (30) 優先権データ 特願平8/229071 1996年8月29日(29.08.96) JP (71) 出願人 (米国を除くすべての指定国について) セイコーエプソン株式会社 (SEIKO EPSON CORPORATION)[JP/JP] 〒163 東京都新宿区西新宿二丁目4番1号 Tokyo, (JP) (72) 発明者; および (75) 発明者/出願人 (米国についてのみ) 小出清貴(KOIDE, Kiyotaka)[JP/JP] 〒392 長野県諏訪市大和三丁目3番5号 セイコーエプソン株式会社内 Nagano, (JP) (74) 代理人 弁理士 鈴木喜三郎, 外(SUZUKI, Kisaburo et al.) 〒163 東京都新宿区西新宿二丁目4番1号 セイコーエプソン株式会社内 Tokyo, (JP)	(81) 指定国 JP, US. 添付公開書類 国際調査報告書	
(54)Title: LIQUID CRYSTAL DISPLAY AND METHOD OF MANUFACTURING THE SAME (54)発明の名称 液晶表示装置及びその製造方法 (57) Abstract A display defect produced by short-circuit between upper and lower electrodes which is caused by the entrance of a conductive foreign substance is prevented by using a structure in which short-circuit between two substrates is hardly caused. An insulating film (16) made of an insulating material is formed on a wiring layer (12), a 1st electrode part (13), an insulating layer (14) and a 2nd electrode part (15). The insulating film (16) covers the whole surfaces of the wiring layer and the MIM element. A part of the insulating film (16) extends a little inside a pixel region. The part of the insulating film (16) corresponding to a pixel contact part (15b) is an opening part through which the MIM element and a pixel electrode (17) is electrically connected. The pixel electrode (17) has its circumferential edge part which is placed on the inner edge part of the insulating film (16), and in contact with the pixel contact part (15b) of the 2nd electrode part (15) through the opening part of the insulating film (16).		



(57) 要約

液晶表示装置における2枚の基板間の短絡が生じにくい構造とすることにより、導電性異物の混入によって生ずる上下電極間の短絡に起因する表示欠陥を防止する。

配線層12、第1電極部13、絶縁層14、第2電極層15の上には、各種絶縁体からなる絶縁膜16が形成されている。この絶縁膜16は、配線層12と上記MIM素子の表面上を全て被覆するとともに、その一部は画素領域の内側にやや入り込んでいる。絶縁膜16の画素接触部15bに対応する部分は、MIM素子と後述する画素電極17との導通を確保するための開口部となっている。画素電極17の周縁部は、絶縁膜16の内縁部に乗るように形成され、また、絶縁膜16の上記開口部を通して、第2電極層15の画素接触部15bと接触するように構成されている。

PCTに基づいて公開される国際出願のパンフレット第一頁に記載されたPCT加盟国を特定するために使用されるコード (参考情報)

AL	アルバニア	ES	スペイン	LK	スリランカ	SE	スウェーデン
AM	アルメニア	FI	フィンランド	LR	リベリア	SG	シンガポール
AT	オーストリア	FR	フランス	LS	レソト	SI	スロヴェニア
AU	オーストラリア	GA	ガボン	LT	リトアニア	SK	スロヴァキア共和国
AZ	アゼルバイジャン	GB	英国	LU	ルクセンブルグ	SL	シエラレオネ
BA	ボスニア・エルツェゴビナ	GE	グルジア	LV	ラトヴィア	SN	セネガル
BB	バルバドス	GH	ガーナ	MC	モナコ	SZ	スワジランド
BE	ベルギー	GM	ガンビア	MD	モルドヴァ共和国	TD	チャード
BF	ブルキナ・ファソ	GN	ギニア	MG	マダガスカル	TG	トーゴ
BG	ブルガリア	GW	ギニアビサウ	MK	マケドニア旧ユーゴスラヴィア共和国	TJ	タジキスタン
BJ	ベナン	GR	ギリシャ			TM	トルクメニスタン
BR	ブラジル	HU	ハンガリー	ML	マリ	TR	トルコ
BY	ベラルーシ	ID	インドネシア	MN	モンゴル	TT	トリニダード・トバゴ
CA	カナダ	IE	アイルランド	MR	モーリタニア	UA	ウクライナ
CF	中央アフリカ共和国	IL	イスラエル	MW	マラウイ	UG	ウガンダ
CG	コンゴ	IS	アイスランド	MX	メキシコ	US	米国
CH	スイス	IT	イタリア	NE	ニジェール	UZ	ウズベキスタン
CI	コート・ジボアール	JP	日本	NL	オランダ	VN	ヴェトナム
CM	カメルーン	KE	ケニア	NO	ノルウェー	YU	ユーゴスラビア
CN	中国	KG	キルギスタン	NZ	ニュージーランド	ZW	ジンバブエ
CU	キューバ	KR	朝鮮民主主義人民共和国	PL	ポーランド		
CZ	チェコ共和国	KZ	カザフスタン	PT	ポルトガル		
DE	ドイツ	LC	セントルシア	RO	ルーマニア		
DK	デンマーク	LI	リヒテンシュタイン	RU	ロシア連邦		
EE	エストニア			SD	スーダン		

1

明 細 書

液晶表示装置及びその製造方法

技術分野

本発明は液晶表示装置及びその製造方法に係り、特に、液晶パネルを構成する
5 基板の内面構造に関する。

背景技術

液晶表示装置は、一般に、表示面に多数配列された画素領域に対応した電極を
内面上に備えた 2 枚の基板を形成し、該基板の間に液晶層を挟持した液晶パネル
10 を備えている。液晶表示装置を駆動するには、前記電極により液晶層に電界を印
加することによって液晶層の光学的な特性を変え、種々の表示が可能になるよう
に構成されている。この場合、少なくとも一方の基板の内面上には、上記電極に
所定の駆動電位を与えるための配線層が並列して形成されている場合がある。

また、アクティブマトリクス型の液晶表示装置では、素子基板の内面上に形成
15 された配線層に対して、TFT（薄膜トランジスタ）素子やMIM（金属-絶縁
体-金属）素子等のアクティブ素子が接続され、これらのアクティブ素子は、画
素領域毎に形成された各画素電極に接続されている。

一方、カラー表示を可能とした液晶表示装置においては、例えば、上記アクテ
ィブ素子の形成された素子基板に対向する対向基板の内面上に着色レジスト等を
20 所定のパターンで形成することによって、赤（R）、緑（G）、青（B）の着色
層を配列させたカラーフィルタが形成され、カラーフィルタをオーバーコート膜
で被覆した後、さらにITO（インジウムスズ酸化物）からなる透明な対向電極
を形成したものである。

上記従来の液晶表示装置においては、2 枚の基板の間に液晶層を封入して、両
25 基板の内面上に形成された対向する 2 つの電極間に所定の電圧を印加して液晶分
子の配向を変えるように構成されている。しかし、製造工程において、2 枚の基
板の間や液晶の内部に導電性の異物が混入する場合があります、この場合には、2 枚
の基板に形成された電極の間に導電性の異物が介在して、液晶に付与されるべき
電界に影響を与えたり、電極間の短絡によって点欠陥が発生する場合がある。

2

ここで、導電性の異物が画素領域に入り込み電極間を短絡させてしまっても、アクティブマトリクス型の液晶表示装置においては当該画素のみが動作しなくなるだけであって、いわゆる点欠陥が生ずるだけであるが、同様の異物が、素子基板の配線層やアクティブ素子の上方に存在する場合には、その配線層と対向電極とが短絡する場合もあり、この場合には、表示面にクロスライン状の線欠陥が発生する可能性がある。このような線欠陥は、上記点欠陥と異なり、発生した時点で液晶パネルの不良となることから、液晶表示装置の製造時の歩留まりを著しく低下させ、製造工程や製造コストに大きな影響を及ぼす。

特に、このような導電性の異物による欠陥は、製造時には異常がなくても、出荷後に異物がパネル内を移動して事後的に発生することがあるため、製造工程における検査によっては防止しにくいものであり、異物が存在しても欠陥が発生しない完全な対策が必要となる。

そこで、本発明は上記問題点を解決するものであり、その課題は、液晶表示装置における2枚の基板間の短絡が生じにくい構造とすることにより、上下電極間の短絡に起因する表示欠陥を防止することにある。

発明の開示

上記課題を解決するために本発明が講じた手段は、2枚の基板間に液晶層が挟持され、前記基板の少なくとも一方の内面上に配線層を備え、該配線層の接続部に対して直接若しくは間接的に接続された画素電極を備えた液晶表示装置において、前記配線層の表面上に絶縁膜が設けられてなることを特徴とする。

この手段によれば、配線層の表面上を絶縁膜で被覆することにより、配線層に対する導電性異物の接触及びこの異物を介しての配線層と対向電極との間の短絡の危険性がなくなり、致命的な線欠陥の発生を防止することができる。

ここで、前記絶縁膜は、前記配線層と前記画素電極との間を絶縁するように配置され、前記接続部と前記画素電極との間の導通を確保するための開口部を備えていることが好ましい。

この手段によれば、絶縁膜は配線層の表面上のみだけでなく、配線層と画素電極との間を絶縁するように形成されているため、接続部と画素電極との間の導通部分を除いて相互に接触することがなく、配線層と画素電極との短絡による表示

状態の悪化を防止できる。

また、前記接続部と前記画素電極との間にはMIM素子が形成され、前記絶縁膜は、該MIM素子の表面上も被覆していることが好ましい。

この手段によれば、絶縁膜がMIM素子の表面上をも被覆しているため、MIM素子と導電性異物との接触や当該異物を介しての対向電極との間の短絡が防止される。

また、前記接続部と前記画素電極との間にはTF T素子が形成され、前記絶縁膜は、前記TF T素子に接続される配線層上に設けられてなることが好ましい。

この手段によれば、TF T素子に接続される配線層と導電性異物との接触当該異物を介しての対向電極との間の短絡が防止される。

また、前記絶縁膜は遮光性を備えてなることが好ましい。

この手段によれば、カラーフィルタが形成される基板に遮光部材を設ける必要が無いため、製造コストの削減を図れるとともに、対向する基板どうしの高い位置合わせ精度を不要とすることができる。

次に、2枚の基板間に液晶層が挟持され、前記基板の少なくとも一方の内面上に配線層を形成し、該配線層の接続部に対して直接若しくは間接的に接続された画素電極を形成した液晶表示装置の製造方法において、

前記基板の内面上に前記配線層を形成した後に、前記配線層の表面上及び前記配線層と画素領域との間を被覆するように絶縁膜を形成し、その後、該絶縁膜の表面上に前記画素電極の周縁部が配置されるように前記画素電極を形成するものである。

この手段によれば、配線層の表面を絶縁膜によって被覆することができるとともに、配線層と画素電極との間を絶縁膜によって絶縁することができるため、対向基板間の絶縁性、及び配線層と画素電極との間の絶縁性を確保することができる。

この場合において、前記接続部と前記画素電極との間に接続されるMIM素子を形成した後、前記絶縁膜を該MIM素子の表面上をも被覆するように形成することが好ましい。

図面の簡単な説明

第1図は、本発明に係る液晶表示装置の実施形態における素子基板上の平面構造を示す概略拡大平面図である。

第2図は、同実施形態の断面構造を示す拡大縦断面図である。

第3図は、本発明に係る液晶表示装置の製造方法の実施形態を示す概略工程図である。

第4図は、本発明に係る液晶表示装置の製造方法の実施形態を示す概略工程図である。

第5図は、本発明に係る液晶表示装置の製造方法の実施形態を示す概略工程図である。

第6図は、本発明に係る液晶表示装置の製造方法の実施形態を示す概略工程図である。

第7図は、本発明に係る液晶表示装置の概略構造を示す構成図である。

第8図は、本発明に係る液晶表示装置の実施形態における素子基板上の平面構造を示す概略拡大平面図である。

第9図は、同実施形態の断面構造を示す拡大縦断面図である。

第10図は、本発明に係る液晶表示装置の概略構造を示す構成図である。

発明を実施するための最良の形態

次に、添付図面を参照して本発明に係る実施形態について説明する。

(第1実施形態)

第1図及び第2図は、本発明に係る液晶表示装置の実施形態を示すものである。本実施形態は、MIM素子を画素領域毎に備えたアクティブマトリクス型の液晶表示装置について本発明を適用した例を示すものである。

本実施形態において、第2図に示すように、素子基板10の表面上には、透明な下地層11が形成されている。この下地層11は、素子基板10とその上に形成される配線層等の膜との間の密着性を向上させるためのものである。下地層11の表面には、第1図に示すように金属薄膜からなる配線層12が所定のパターン形状に形成されている。この配線層12には、画素領域毎に突出するように形成された第1電極部13が一体に設けられている。

上記配線層及び第1電極部13の表面上には、陽極酸化法によって形成された薄い絶縁層14が設けられており、この絶縁層14を介して、第2電極層15が形成される。この第2電極層15は、上記第1電極部13の直上に位置する電極部15aと、この電極部15aから延伸して大きく張り出した画素接触部15bとを備えている。

上記第1電極部13、絶縁層14及び第2電極層15の電極部15aは、金属-絶縁体-金属からなる2端子型のアクティブ素子であるMIM素子を構成している。

配線層12、第1電極部13、絶縁層14、第2電極部15の上には、各種絶縁体からなる絶縁膜16が形成されている。この絶縁膜16は、第1図に示すように、配線層12と上記MIM素子の表面上を全て被覆するとともに、その一部は画素領域の内側にやや入り込んでいる。

ここで、絶縁膜16は、上記第2電極層15のうち、画素接触部15bの表面上には形成されておらず、この画素接触部15bに対応する部分は、MIM素子と後述する画素電極17との導通を確保するための開口部となっている。

上記MIM素子が一つずつ形成された画素領域には、ITOからなる透明な画素電極17が形成されている。この画素電極17の周縁部は、絶縁膜16の内縁部に乗るように形成され、また、絶縁膜16の上記開口部を通して、第2電極層15の画素接触部15bと接触するように構成されている。

一方、第2図に示すように、対向基板20の内面上には、赤(R)、緑(G)及び青(B)のいずれかの色調を呈する着色層21Cと、これらの着色層21Cの間に形成されたブラックマトリクス層21BMとからなるカラーフィルタ21が形成されている。このカラーフィルタ21の表面上には、透明樹脂からなる保護膜22が被着されている。この保護膜22はカラーフィルタ21を保護するためのものである。保護膜22の表面上にはストライプ状に形成されたITOからなる対向電極23が形成されている。ここで、本実施形態における着色層は上述の赤緑青の3色に限らず、例えばシアン、マゼンダ、イエローの3色としてもよい。

上記素子基板10及び対向基板20の内面上には、さらに配向膜が塗布形成さ

れ、所定の方向にラビング処理が施されている。そして、これらの配向膜に挟持される状態で、液晶層 30 が配置されている。

この実施形態においては、絶縁膜 16 が配線層 12 及び MIM 素子の表面上を完全に被覆しているため、素子基板 10 と対向基板 20 との間に導電性の異物が混入しても、配線層 12 及び MIM 素子と対向電極とが導電接触する危険性はま
5 ったくない。したがって、液晶表示装置にとって致命的なクロスライン状の線欠陥が発生することを防止できる。

また、第 2 電極層 15 の画素接触部 15b と画素電極 17 とが導電接触している場所を除いて、絶縁膜 16 が配線層 12 と画素電極 17 との間に介在している
10 ため、配線層 12 と画素電極 17 との短絡や両者間のリーク電流の発生を防止することができる。

第 3 図乃至第 6 図は、上記実施形態のうち、素子基板 10 の主要な製造工程を示すものである。第 3 図に示すように、無アルカリガラスからなる素子基板 10 の表面上に Ta をスパッタリング法によって全面被着し、熱酸化によって酸化 Ta
15 a からなる下地層 11 を形成する。この下地層は、酸化 Ta の RF スパッタリング法で形成してもよい。次に、この下地層 11 の表面上に再び Ta 又は Ta 合金をスパッタリング法によって被着し、フォトリソグラフィによってパターニングすることによって配線層 12 (第 1 図参照、第 3 図には図示せず) を形成する。
ここで、配線層 12 には上述の通り第 1 電極部 13 が一体に形成されている。

20 次に、第 4 図に示すように、配線層 12 及び第 1 電極部 13 の表面上に陽極酸化法によって薄い絶縁層 14 を形成する。この絶縁層 14 は、素子基板 10 を電解液に浸漬して、配線層 12 と電解液中の対向電極との間に電流を流すことによって Ta の表面が酸化され形成される。この絶縁膜 14 は MIM 素子の電気特性を決定するものであるため、成膜条件や膜厚等を厳密に設定する必要があり、必
25 要に応じて成膜後にアニーリング (熱処理) を施す場合もある。

さらに、上記第 1 電極部 13 の表面に形成された絶縁膜 14 の上に Cr をスパッタリング法によって被着し、所定のパターニングを施して第 2 電極層 15 を形成する。この第 2 電極層 15 は、第 1 図に示すように、第 1 電極層 13 の上に部分的に重なるように形成された電極部 15a と、後述する画素電極 17 に導電接

触させるための画素接触部 15 b とを有する。この第 2 電極層 15 には、他にアルミニウム、チタン、モリブデン等を用いてもよい。

次に、第 5 図に示すように、素子基板 10 の表面上に所定の厚さを有する絶縁膜 16 を形成する。この絶縁膜としては、スパッタリング法等により形成した酸化 Ta、酸化シリコン、窒化シリコン、酸化アルミニウム等の無機絶縁膜が好ましい。これらの絶縁膜 16 は、下層に形成されている配線層 12 等との間の絶縁性を十分に確保できるだけの膜厚を備えるように形成される。例えば、酸化 Ta では約 1000 Å 以上、酸化シリコンでは約 400 Å 以上の厚さであることが好ましい。一般に、絶縁膜 16 の厚さは、400～5000 Å 程度である。この絶縁膜 16 は、ポリミド樹脂、アクリル樹脂等を用いてもよい。

上記のようにして形成した絶縁膜 16 は、第 2 図に示す対向基板 20 上のカラーフィルタ 21 の透光性領域（ブラックマトリクス 21 BM の形成領域以外の部分）とほぼ同じ平面パターンを備えたマスクを用いたフォトリソグラフィ工程によってパターンニングされ、第 5 図の液晶表示装置の画素領域に対応する領域 A と、上記第 2 電極層 15 の画素接触部 15 b に対応する開口部である領域 B とを除去する。

ここで、絶縁膜 16 のパターンニングにおいて、カラーフィルタの透光性領域を形成するマスクと共通化を行う場合は、フォトリソグラフィ工程で使用するマスク数を減らすことができ、製造コストの削減を図ることができる。

最後に、第 6 図に示すように、ITO を全面スパッタリング法によって被着し、パターンニングすることによって画素電極 17 を形成する。この画素電極 17 は、上記絶縁膜 16 を除去した領域 A を完全に被覆するとともに、上記領域 B において第 2 電極層 15 の画素接触部 15 b の上に被着される。また、画素電極 17 は、上記絶縁膜 16 の除去部分（領域 A に対応する部分）の内縁部上にその周縁部が位置するように形成される。

この製造方法によれば、画素電極 17 の形成時には既に配線層 12 と MIM 素子の表面上は完全に絶縁膜 16 によって被覆されているため、画素電極 17 を配線層 12 や MIM 素子との短絡の危険性なしに形成することができる。その結果、画素電極 17 を配線層 12 の形成領域のぎりぎりまで形成することも可能になり、

開口率を向上することができる。

ここで、第1電極部13及び絶縁層14を形成した後、絶縁層14が露出するように絶縁膜16を形成し、その上に例えばITOにより、絶縁層14に接続するように画素電極17を形成してもよい。この場合は、第2電極層と画素電極を
5 一体のものとして形成するため、第2電極層のパターニングを不要とすることができ、2端子型のアクティブ素子の製造工程を一部省略することができる。

また、絶縁膜16を遮光性を有する絶縁膜としてもよく、この場合は、第2図に示す対向基板20側には、ブラックマトリクス21BMを形成しなくとも良いため、素子基板と対向基板との貼り合わせにおいて、高い位置合わせの精度を不
10 要とすることができる。さらに、対向基板の構造を簡略化でき、製造コストを低減することができる。

このように形成された素子基板10と対向基板20は、第7図に示すように、シール材41を介して貼り合わされ、シール材によって区画された液晶封入領域に液晶を注入することによって液晶層30が設けられ、駆動回路42a、42b
15 の周辺回路部品が実装され液晶表示装置が構成される。

以上説明した実施形態では、MIM素子を備えた素子基板上に絶縁膜16を形成した例を示しているが、本発明によれば、素子基板、対向基板の区別なく、基板内面上に配線層及び液晶印加電極が形成されている場合であれば、当該基板の配線層上に絶縁膜を形成することによって、上記と同様の効果を奏することがで
20 きるものである。

(第2実施形態)

次に、3端子型のアクティブ素子としてTFT（薄膜トランジスタ）素子を備えたマトリクス型の液晶表示装置に適用した実施形態を示す。

第8図は、本発明に係る液晶表示装置としてTFT（薄膜トランジスタ）素子を備えた液晶表示装置の画素の概略の構造を示す平面図であり、第9図は第8図
25 におけるA-A線に沿った断面である。

まず、画素部分について説明すると、第8図において、51aはTFTの能動層（ソース領域50a・チャネル領域50b・ドレイン領域50c）を構成する1層目のポリシリコン層であり、このポリシリコン層51aの表面には第9図に

示されているように、熱酸化によるゲート絶縁膜62が形成されている。52aはTFTのゲート電極となる走査線、53aは前記走査線52aと交差するように配設されたTFTのソース領域50aに画素電極に印加すべき電圧を供給するデータ線で、走査線52aは二層目のポリシリコン層によって、またデータ線53aはアルミニウム層のような導電層によってそれぞれ形成されている。

また、54はITOからなる画素電極56aとポリシリコン層51aのTFTのドレイン領域50cとを接続するためのコンタクトホール、55はデータ線53aと前記ポリシリコン層51aのTFTのソース領域とを接続するためのコンタクトホールである。

10 第8図におけるA-A線に沿った断面を示す第9図において、10はガラス基板や石英基板あるいはシリコン基板のような基板、62はTFTの能動層となるポリシリコン層51aの表面に形成された酸化シリコン膜等のゲート絶縁膜であり、熱酸化等により形成される。また、63はNSG膜（ボロンやリンを含まないシリケートガラス膜）等からなる第1層間絶縁膜である。これは、高温CVD
15 および低温CVD法により形成される。

本実施形態では、チャネル領域50bの上部を含んで、配線層となる走査線52aとデータ線53a上を被覆するように、絶縁層64が形成されている。

この絶縁層64は、後述する画素電極56aとの接続を行うコンタクトホール54の周囲を除いて形成されるとともに、その内周部が画素電極56aの外周部
20 と一部重なるようにパターニングされている。

本実施形態においても、スパッタリング法等により形成した酸化Ta、酸化シリコン、窒化シリコン、酸化アルミニウム等の無機絶縁膜が好ましく、下層のデータ線53aとの間の絶縁性を十分に確保できるだけの膜厚を備えるように形成される。例えば、酸化Taでは約1000Å以上、酸化シリコンでは約400Å
25 以上の厚さであることが好ましい。

この絶縁層64により、画素電極56aをデータ線53aと十分近接させて形成しても両者の短絡を防止でき、それによる表示上の欠陥の発生を防止できるものである。

この絶縁層64のパターニングにおいて、この基板10に対向して配置される

カラーフィルタ（図示せず）の透光性領域をバターニングするためのマスクと共通化することにより、液晶表示装置を製造する際のフォトリソグラフィ工程に使用するマスクを削減することができる。

また、本実施形態においても絶縁層 6 4 を、遮光性を有する材料とした場合は、
5 T F T 素子の配線層や能動層の領域に照射された光によるリーク電流の発生を防止することができるとともに、素子基板上にブラックマトリクスを形成するため、対向基板上にブラックマトリクスを不要とすることができ、素子基板と対向基板との貼り合わせにおいて、高い位置合わせの精度を不要とすることができる。さらに、対向基板の構造を簡略化でき、製造コストを低減することができる。

- 10 この後、第 1 層間絶縁膜 6 3 及びゲート絶縁膜 6 2 を貫通するコンタクトホール 5 4 を形成し、I T O からなる画素電極 5 6 a が形成される。

なお、本実施形態では、画素電極として I T O を使用する場合について述べたが、これに限定されるものではなく、例えば、 SnO_x 、 ZnO_x 等のような融点の高い金属酸化物などからなる透明電極材料を使用することも可能である。

- 15 このような構造を有する素子側基板と、これに対向して配置され対向電極 2 3 が形成される対向側基板 2 0 とを、第 1 0 図に示すようにシール材 4 1 を介して貼り合わせる。なお、2 5 は対向基板 2 0 に設けられるクロム層等からなる遮光層である。

- 20 シール材 4 1 によって区画された液晶封入領域に液晶 3 0 を注入し、画素領域に表示させる映像信号等を入力するための回路基板（図示せず）を入力端子部 9 0 に実装することにより、液晶表示装置が構成される。

- 尚、本実施形態においては、T F T 素子に駆動信号を供給するための周辺回路 7 0、8 0 を構成するトランジスタは、画素駆動用の T F T 素子と同様にポリシリコン層を動作層とするいわゆるポリシリコン T F T で構成されており、
25 周辺回路を構成するトランジスタは画素駆動用の T F T 素子とともに、同一プロセスにより基板上に同時に形成されている。

本実施例においては、配線層となる走査線を被覆するように、絶縁層 6 4 が形成されているため、走査線と対向電極との間に導電性の異物が混入しても、両者の間が短絡することはなく、それに起因した欠陥の発生を防止している。

尚、本発明の上記実施形態では、透過型液晶表示装置として説明したが、本発明はこれに限られるものではなく、素子側基板もしくは対向基板のいずれかに反射層を設けた反射型液晶表示装置としてもよい。

5 産業上の利用可能性

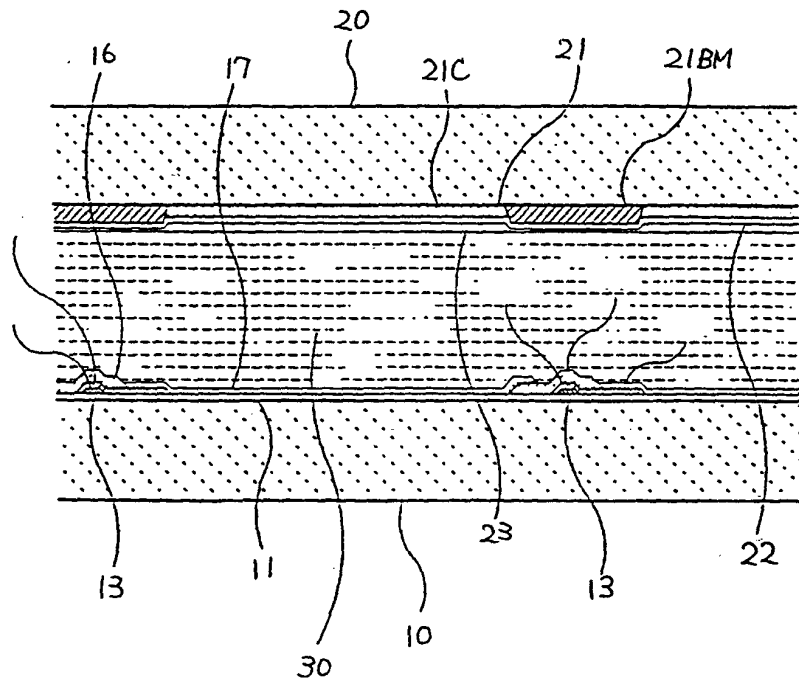
以上述べた本発明は、液晶表示装置の2枚の基板間の短絡が生じにくい構造とすることにより、上下電極間の短絡に起因する表示欠陥を防止するにあたって好適な構造とその製造方法を提供できるものである。

12

請 求 の 範 囲

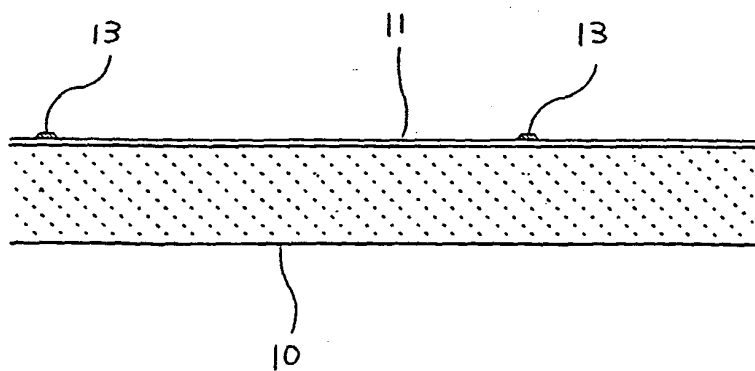
1. 2枚の基板間に液晶層が挟持され、前記基板の少なくとも一方の内面上に配線層を備え、該配線層の接続部に対して直接若しくは間接的に接続された画素電極を備えた液晶表示装置において、前記配線層の表面上に絶縁膜が設けられてなることを特徴とする液晶表示装置。
5
2. 請求の範囲第1項において、前記絶縁膜は、前記配線層と前記画素電極との間を絶縁するように配置されるとともに、前記接続部と前記画素電極との間の導通を確保するための開口部を備えていることを特徴とする液晶表示装置。
3. 請求の範囲第1項において、前記接続部と前記画素電極の間にはMIM素子が形成され、前記絶縁膜は、該MIM素子の表面上も被覆していることを特徴とする液晶表示装置。
10
4. 請求の範囲第1項において、前記接続部と前記画素電極の間にはTFT素子が形成され、前記絶縁膜は、前記TFT素子に接続される配線層上に設けられてなることを特徴とする液晶表示装置。
5. 請求の範囲第1項において、前記絶縁膜は遮光性を備えてなることを特徴とする液晶表示装置。
15
6. 2枚の基板間に液晶層が挟持され、前記基板の少なくとも一方の内面上に配線層を形成し、該配線層の接続部に対して直接若しくは間接的に接続された画素電極を形成した液晶表示装置の製造方法において、
20
- 前記基板の内面上に前記配線層を形成した後に、前記配線層の表面上及び前記配線層と画素領域との間を被覆するように絶縁膜を形成し、その後、該絶縁膜の上に前記画素電極の周縁部が配置されるように前記画素電極を形成することを特徴とする液晶表示装置の製造方法。
7. 請求の範囲第5項において、前記接続部と前記画素電極の間に接続されるMIM素子を形成した後、前記絶縁膜を該MIM素子の表面上をも被覆するように形成することを特徴とする液晶表示装置の製造方法。
25

第 2 図

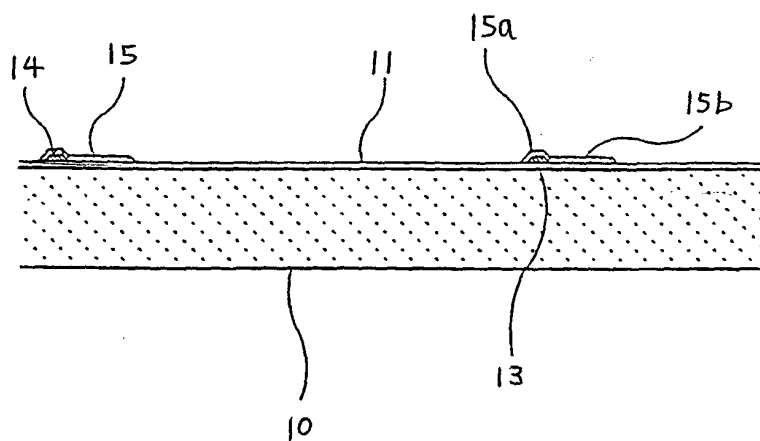


3/8

第 3 図

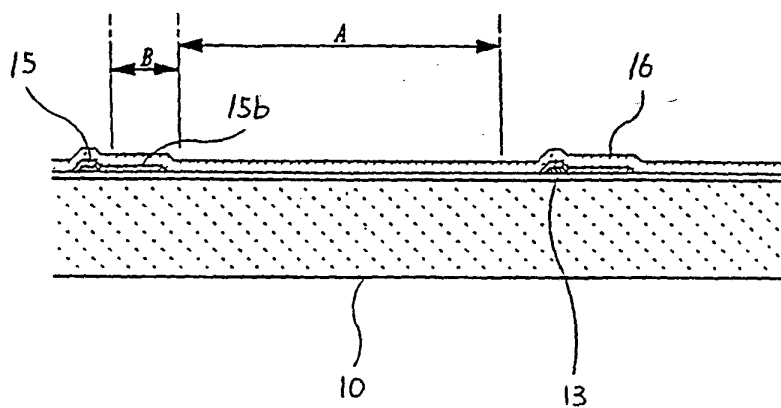


第 4 図

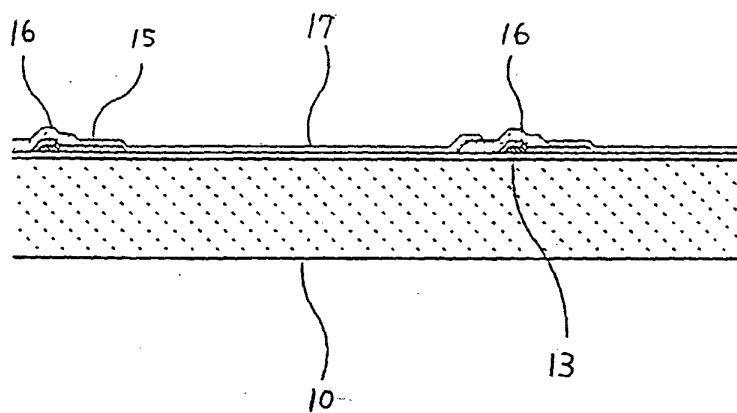


4/8

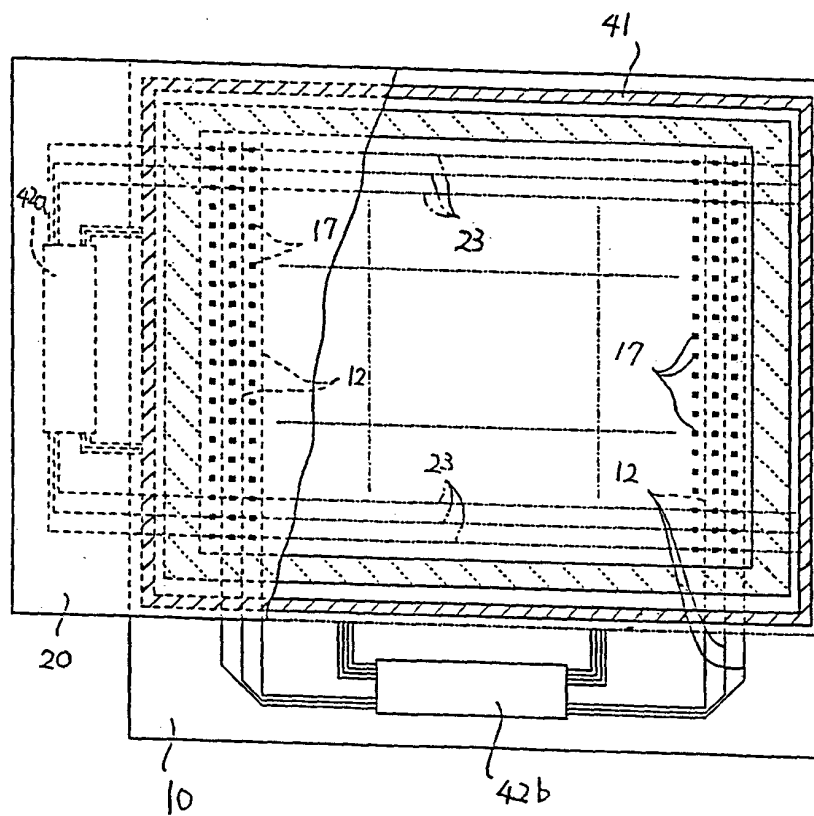
第 5 図



第 6 図

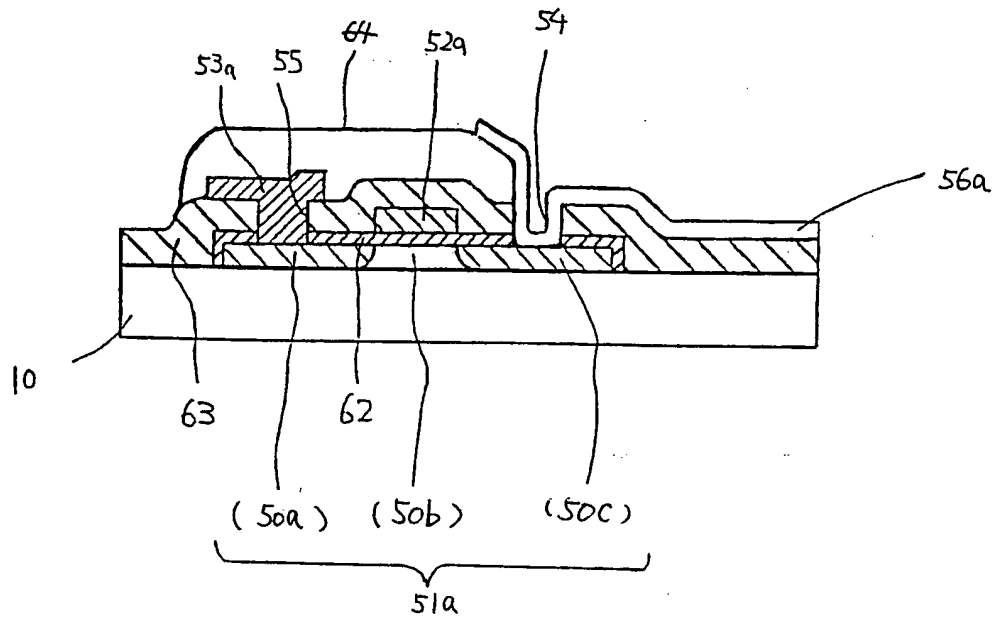


第 7 図



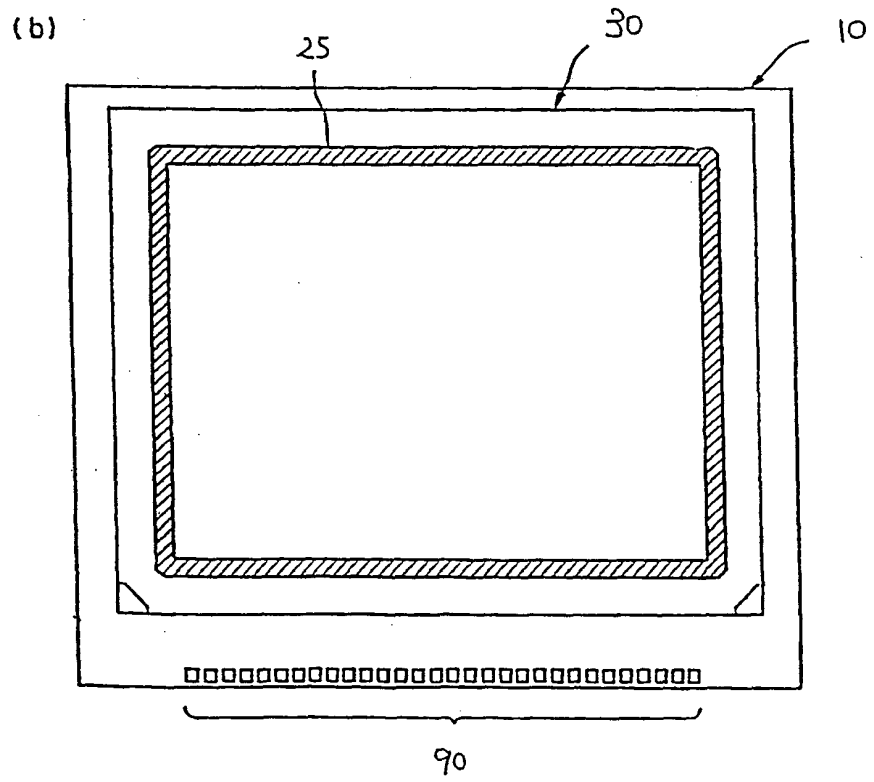
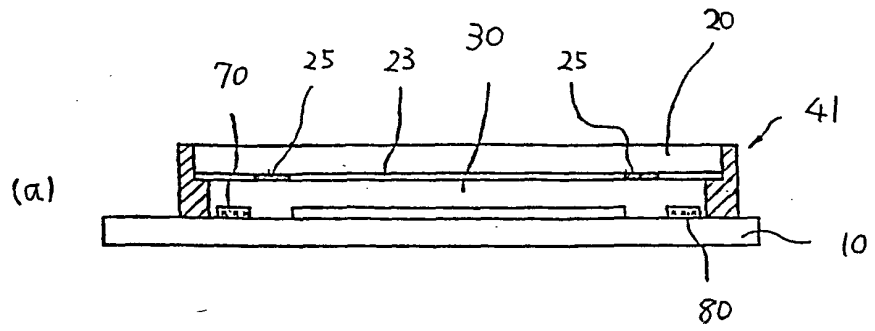
第 9 図

7/8



8/8

第 10 図



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP97/03018

A. CLASSIFICATION OF SUBJECT MATTER		
Int. Cl ⁶ G02F1/1333		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
Int. Cl ⁶ G02F1/1333		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Jitsuyo Shinan Koho 1940 - 1997		
Kokai Jitsuyo Shinan Koho 1971 - 1997		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP, 3-212621, A (Toshiba Corp.), September 18, 1991 (18. 09. 91), Page 2, upper right column, lines 3 to 19; Fig. 2 (Family: none)	1, 3, 6, 7
Y	JP, 63-64023, A (Toshiba Corp.), March 22, 1988 (22. 03. 88), Page 4, upper left column, line 8 to upper right column, line 13; Fig. 1 (Family: none)	1, 4-7
Y	JP, 59-97119, A (Suwa Seikosha K.K.), June 4, 1984 (04. 06. 84), Page 2, upper right column, line 19 to lower left column, line 17; Fig. 4 (Family: none)	2
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search November 5, 1997 (05. 11. 97)		Date of mailing of the international search report November 18, 1997 (18. 11. 97)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.		Authorized officer Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁶ G02F1/1333		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁶ G02F1/1333		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1940-1997 日本国公開実用新案公報 1971-1997		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 3-212621, A (株式会社東芝), 18. 9月. 1991 (18. 09 . 91), 第2頁, 上右欄, 第3行-第19行, 第2図 (ファミリーなし)	1, 3, 6, 7
Y	JP, 63-64023, A (株式会社東芝), 22. 3月. 1988 (22. 03 . 88), 第4頁, 上左欄, 第8行-上右欄, 第13行, 第1図 (ファミリーなし)	1, 4-7
Y	JP, 59-97119, A (株式会社諏訪精工舎), 4. 6月. 1984 (04. 06. 84), 第2頁, 上右欄, 第19行-下左欄, 第17行, 第4図 (ファミリーなし)	2
<input type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技术水準を示すもの 「E」 先行文献ではあるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願 の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 05. 11. 97	国際調査報告の発送日 18.11.97	
国際調査機関の名称及びあて先 日本国特許庁 (ISA/JP) 郵便番号100 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 瀧本 十良三 電話番号 03-3581-1101 内線 3254	2K 7709 印